

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-013002

(43)Date of publication of application : 16.01.1998

(51)Int.Cl.

H05K 3/32
H01L 21/60

(21)Application number : 08-159550

(22)Date of filing : 20.06.1996

(71)Applicant :

(72)Inventor :

MATSUSHITA ELECTRIC IND CO LTD

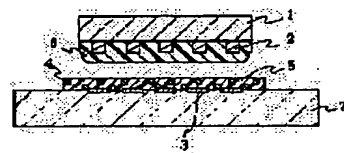
NIIMI HIDEKI
OKAMOTO JUNICHI
ISHIGAME TAKESHI
TANAKA KAZUNARI
GOTO TAKASHI

(54) METHOD FOR MOUNTING SEMICONDUCTOR ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a reliable mounting method with a high yield by connecting a semiconductor element and a display panel board or a printed circuit board when an area between adjacent electrodes is small.

SOLUTION: A method allows a semiconductor element 1 to be mounted on a substrate 7 by connecting an electrode formed on the substrate 7 and a protruding electrode 2 formed on the semiconductor element 1 electrically. In this case, an adhesive sheet 5 that is constituted of a thermosetting resin and where a conductive particle 4 is dispersed inside is adhered to a surface where an electrode 3 of the substrate 7 is formed, a nonconductive resin paste 6 is applied onto a surface where the protruding electrode 2 of the semiconductor element 1 is formed, the electrode 3 and the protruding electrode 2 are aligned before thermal pressurization, and the electrode 3 and the protruding electrode 2 are electrically connected via the conductive particle 4, thus mounting the semiconductor element 1 on the substrate 7.



LEGAL STATUS

[Date of request for examination]

23.10.1998

[Date of sending the examiner's decision of rejection]

12.12.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平 10 - 13002

(43)公開日 平成10年(1998)1月16日

(51)Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/32			H 0 5 K 3/32	B
H 0 1 L 21/60	3 1 1		H 0 1 L 21/60 3 1 1	S

審査請求 未請求 請求項の数 6

O L

(全 5 頁)

(21)出願番号 特願平8-159550

(22)出願日 平成8年(1996)6月20日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 新見 秀樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 岡元 準市

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 石亀 剛

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 池内 寛幸 (外1名)

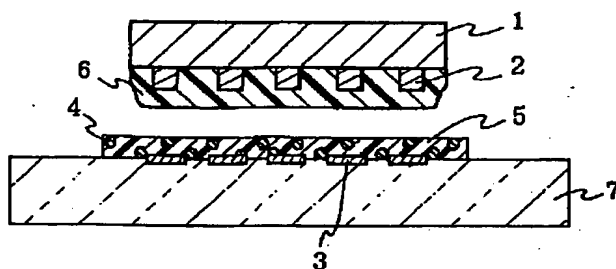
最終頁に続く

(54)【発明の名称】半導体素子の実装方法

(57)【要約】

【課題】 半導体素子と表示パネル基板またはプリント基板等とを接続する際に、隣接する電極間が狭い場合の接続を可能とし、信頼性の高い、高歩留まりの実装方法を提供する。

【解決手段】 基板7に形成されている電極3と半導体素子1に形成されている突起電極2とを電気的に接続して基板7上に半導体素子1を実装する半導体素子1の実装方法において、基板7の電極3形成面上には、熱硬化性樹脂を用いて構成され内部に導電性粒子4を分散させた接着剤シート5を接着し、半導体素子1の突起電極2形成面上には非導電性の樹脂ペースト6を塗布し、電極3と突起電極2との位置合わせを行った後に熱加圧し、導電性粒子4を介して電極3と突起電極2とを電気的に接続して基板7上に半導体素子1を実装する。



【特許請求の範囲】

【請求項1】 基板に形成されている電極と半導体素子に形成されている突起電極とを電氣的に接続して前記基板上に前記半導体素子を実装する半導体素子の実装方法において、前記基板の電極形成面上に導電性粒子を有する接着剤シートを接着し、前記半導体素子の突起電極形成面上に非導電性の樹脂ペーストを塗布し、前記導電性粒子を介して前記電極と前記突起電極とを電氣的に接続することを特徴とする半導体素子の実装方法。

【請求項2】 前記接着剤シートが熱硬化性樹脂を用いて構成されている請求項1記載の半導体素子の実装方法。

【請求項3】 前記樹脂ペーストが熱硬化性樹脂を用いて構成されている請求項1または2記載の半導体素子の実装方法。

【請求項4】 前記基板上に前記半導体素子を実装する際に熱加圧を行う請求項1、2または3記載の半導体素子の実装方法。

【請求項5】 前記接着剤シート中に前記導電性粒子をほぼ均一に分散させている請求項1から4のいずれか1項記載の半導体素子の実装方法。

【請求項6】 前記接着剤シートの厚みを前記導電性粒子の大きさに基づいて定める請求項1から5のいずれか1項記載の半導体素子の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子と表示パネル基板またはプリント基板等とを接続する際の実装方法に関するものである。

【0002】

【従来の技術】一般に、表示パネル基板またはプリント基板と半導体素子とを接続する際の実装方法には多種多用の形態がある。その中で、例えば液晶表示装置における液晶駆動用LSIの実装方法としては、TAB (Tape Automated Bonding) 工法、COG (Chip On Glass) 工法等が知られている。

【0003】TAB工法においては、液晶駆動用LSIと液晶表示パネル基板とはフィルムキャリアを介して接続されるために、ILB (Inner Lead Bonding)、OLB (Outer Lead Bonding) という2ヶ所の接続が必要となり、製品外形も大きくなる。また、フィルムキャリアを用いるためにコスト高となる。

【0004】一方、COG工法においては、異方導電性接着剤シートを用いる方法が一般的である。この方法は図5に示すように、液晶駆動用LSIの突起電極2と液晶表示パネル基板7のITO電極3とを、熱硬化性樹脂から成る接着剤中に導電性粒子4を分散させた異方導電性接着剤シート12を介して接続するものである。この方法によれば、電極ピッチが70 μ m程度までならば良好に接続することが可能であるが、それ以下の狭いピ

ッチになると隣接する電極間に導電性粒子4が連なり短絡を起こすことがある。そこでこの方法においては、図6に示すように導電性粒子4 (例えば樹脂ボール15をAuメッキ16でコーティングしたもの) そのものに樹脂コート17を施して短絡を防止している。しかしながら、このように樹脂コート17を施すと接続抵抗値が高くなり、さらに樹脂コート処理を行う分、コスト高となってしまう。

【0005】また他の実装方法としては、図7に示すように、導電性粒子4を含む層 (以下「導電粒子層」という。) 13と、導電性粒子4を含まない樹脂のみの層 (以下「樹脂層」という。) 14との二層構造を有する異方導電性接着剤シート18を用いる方法がある。これは、異方導電性接着剤シート18の樹脂層14面を半導体素子 (液晶駆動用LSI) の突起電極2側に向ける状態で、つまり導電粒子層13面を液晶表示パネル基板7に貼り付けた状態で、半導体素子 (液晶駆動用LSI) の位置合わせを行い熱圧着することにより接続して実装する方法である。この方法によれば、突起電極2間に樹脂層14の樹脂が流れ込み充填されたような状態となるので、突起電極2間における導電粒子4の連なりを防止することが可能となり短絡を防ぐことができる。

【0006】

【発明が解決しようとする課題】しかしながら上記従来の実装方法においては、同一基板上に異なる種類のLSI等を実装する際、それらの突起電極の高さがそれぞれ異なる場合には、その突起電極の高さに合わせてその都度異方導電性接着剤シート12、18の厚みを変更する必要がある。また、導電粒子層13と樹脂層14との二層構造となっている異方導電性接着剤シート18は、このシートの製造プロセスに長時間を要し、コスト高となり、歩留りも悪い。

【0007】本発明は、このような課題を解決するためになされたもので、半導体素子と表示パネル基板またはプリント基板等とを接続する際に、電極間が狭い場合の接続を可能とし、信頼性の高い、高歩留まりの実装方法を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するための本発明は、基板に形成されている電極と半導体素子に形成されている突起電極とを電氣的に接続して前記基板上に前記半導体素子を実装する半導体素子の実装方法において、前記基板の電極形成面上に導電性粒子を有する接着剤シートを接着し、前記半導体素子の突起電極形成面上に非導電性の樹脂ペーストを塗布し、前記導電性粒子を介して前記電極と前記突起電極とを電氣的に接続することを特徴とする。

【0009】このような実装方法とすることにより、前記接着剤シートの製造が簡素化される。また、前記突起電極間には非導電性の前記樹脂ペーストが充填されるこ

となるので、前記突起電極間において前記導電性粒子の連なりによる短絡を防止することができる。さらに、前記突起電極の高さの変化に対しては、前記接着剤シートの厚さはそのまま前記樹脂ペーストの塗布量（前記突起電極を覆い被さるように塗布する。）により対処することが可能となるので工程の簡素化を図ることができる。したがって、これらのことから低コスト化を図ることもできる。

【0010】また、前記接着剤シートおよび前記樹脂ペーストが熱硬化性樹脂を用いて構成されていることが好ましく、前記基板上に前記半導体素子を実装する際には熱加圧を行うことが好ましい。ここで熱加圧とは、前記接着剤シートおよび前記樹脂ペーストを所定の温度とし、前記電極と前記突起電極とが接触する方向に所定の圧力を加えることである。こうすることにより、前記接着剤シート中に含まれた前記導電性粒子が圧縮されるので、前記電極と前記突起電極とが電氣的に安定して接続され、また前記接着剤シートおよび前記樹脂ペーストの硬化によって、前記電極と前記突起電極との接続が確実に保持される。

【0011】また、前記接着剤シート中に前記導電性粒子をほぼ均一に分散させていることが好ましく、さらに、前記接着剤シートの厚みを前記導電性粒子の大きさに基づいて定めることが好ましい。このようにして構成される接着剤シートを用いることにより、前記導電性粒子の重なり合いを防ぎ、前記導電性粒子の連なりによる短絡を防止することができる。したがって、電極間が狭い場合においても短絡のない安定した接続を提供することが可能となり、高歩留りで高い信頼性を確保することができる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態を図面に基いて説明する。図1は、本発明の実施形態に係る半導体素子の実装方法を示したものである。この図1に示すように、本実施形態に係る実装方法は、電極（以下「ITO電極」という。）3をその表面に形成した基板（以下「液晶表示パネル基板」という。）7上に導電性粒子4を有する接着剤シート（以下「異方導電性接着剤シート」という。）5を接着し、突起電極2をその表面に形成した半導体素子（以下「液晶駆動用LSI」という。）1上に樹脂ペースト6を塗布し、この状態で液晶表示パネル基板7のITO電極3に液晶駆動用LSI1の突起電極2を導電性粒子4を介して接続し実装するのである。実際に実装している状態を図2に示す。ここで液晶駆動用LSI1は、液晶表示駆動を行う機能を有している。

【0013】図3は、図2における液晶駆動用LSI1と液晶表示パネル基板7との接続部の拡大図を示したものである。この図3に示すように、液晶駆動用LSI1に形成されたA1を用いて形成された電極パッド8の表

面には、バリアメタルを介してAuを用いて突起電極2が形成されている。この突起電極2は15~20 μ m程度の高さとし、TAB工法に使用する突起電極と同一仕様であっても問題はない。

【0014】液晶表示パネル基板7は、透光性を有するガラス基板を用いて構成されており、液晶駆動用LSI1等を実装する面には、液晶駆動用LSI1等の配線パターンに対応するITO電極3が形成されている。ITO電極3の厚みは、通常200~300nm程度である。

【0015】本実施形態においては、以上のように構成された液晶表示パネル基板7と液晶駆動用LSI1とを、異方導電性接着剤シート5と樹脂ペースト6とを利用して接続し実装する。

【0016】液晶表示パネル基板7のITO電極3を有する面には、異方導電性接着剤シート5を接着させる。このときは仮止め状態とし、圧着温度を100~150 $^{\circ}$ C程度とする。この異方導電性接着剤シート5は、熱硬化性樹脂を用いて構成されており、その内部には導電性粒子4を分散させて配置させている。導電性粒子4の直径は、突起電極2の大きさや高さ等のばらつきを考慮して4~6 μ m程度とする。また、接続抵抗を考慮して、導電性粒子4の表面にはAuメッキ等を施すことも好ましい。さらに、一つの突起電極2に対して2~3個以上の導電性粒子4を配置することによって、安定した接続抵抗（0.5 Ω 以下）を実現することができる。また、異方導電性接着剤シート5の厚みは、導電性粒子4をカバーできるようにその直径に合わせて6~10 μ m程度とする。それ以下であれば異方導電性接着剤シート5の作製が困難であり、またそれ以上であれば異方導電性接着剤シート5の内部において導電性粒子4が重なり合う可能性が増すために、電極間の短絡の問題が生ずる。

【0017】液晶駆動用LSI1の突起電極2を有する面には、樹脂ペースト6を塗布する。この樹脂ペースト6は、熱硬化性樹脂を用いて構成されている。次に、液晶駆動用LSI1の突起電極2と液晶表示パネル基板7のITO電極3とを対面させた状態で、液晶駆動用LSI1と液晶表示パネル基板7との位置合わせを行い重ねる。そして、液晶駆動用LSI1と液晶表示パネル基板7とを熱加圧して、異方導電性接着剤シート5および樹脂ペースト6を硬化させることにより、異方導電性接着剤シート5中に分散させている導電性粒子4を介して突起電極2とITO電極3とを電氣的に接続する。熱加圧条件としては、温度を170~210 $^{\circ}$ C、突起電極2あたりの圧力加重を1500~2000kg/cm²、熱加圧を加える時間を20秒程度とした。図3に示すように、熱加圧を行うことにより、弾性を有する導電性粒子4が圧縮され、突起電極2とITO電極3とが電氣的に安定して接続される。

【0018】図4は、液晶駆動用LSI1を液晶表示パ

ネル基板7上に実装した液晶表示装置の全体の断面図を示したものである。以上のような本実施形態に係る実装方法によれば、液晶駆動用LSIと液晶表示パネル基板7とを熱加圧することによって、突起電極2とITO電極3とが圧縮された導電性粒子4を介して電氣的に安定して接続される。また、導電粒子5および樹脂シート6の硬化収縮力によって、突起電極2とITO電極3との接続状態が確実に保持される。

【0019】さらに、本実施形態においては、異方導電性接着剤シート5の厚みを導電性粒子4の直径に対応させて、導電性粒子4が重なり合わない程度の厚さとしたので、電極間のピッチが狭くても短絡する可能性が少なく、狭ピッチ接続への対応が可能となる。また、同一の基板上に複数の半導体素子等を実装する際に、その半導体素子等の有する突起電極の高さがそれぞれ異なる場合であっても、本発明に係る実装方法によれば、基板上（本実施形態においては「液晶表示パネル基板7上」）に接着する異方導電性接着剤シート5としては厚さ一定である同一のシートを用い、半導体素子等の突起電極を有する面に、樹脂ペースト6を突起電極が覆い被さるように塗布することにより、異なる突起電極の高さに容易に対応することができる。つまり、異方導電性接着剤シート5は特に変更の必要もなく、樹脂ペースト6の厚さのみを変更すればよいので、工程の簡素化が可能となり、低コスト化を図ることができる。

【0020】また、本実施形態においては、液晶表示装置における液晶表示パネル基板7上に液晶駆動用LSIを実装する場合について説明したが、本発明はこれに限定されるものではなく、半導体素子とプリント基板等との接続を行う場合等にも適用することが可能である。

【0021】

【発明の効果】以上のように本発明によれば、異方導電

性接着剤シートと樹脂ペーストとをそれぞれ分離して実装を行う方法としたことにより、突起電極の高さの変更に対して容易に対応することが可能となり、また異方導電性接着剤シートの製造プロセスが簡略化され、低コスト化を実現することができる。さらに、電極間の短絡を防止でき、電極間が狭い場合の実装においても信頼性が高く、かつ高歩留りの実装を行うことが可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る液晶表示パネル基板上に液晶駆動用LSIを実装する際の実装方法を示す断面図

【図2】図1の実装方法によって液晶表示パネル基板上に液晶駆動用LSIを実装した状態を示す断面図

【図3】図2の接合部分の拡大断面図

【図4】本発明の実施形態に係る液晶表示パネル基板上に液晶駆動用LSIを実装した液晶表示装置の全体の断面図

【図5】従来技術に係る液晶表示パネル基板上に液晶駆動用LSIを実装する際の実装方法を示す断面図

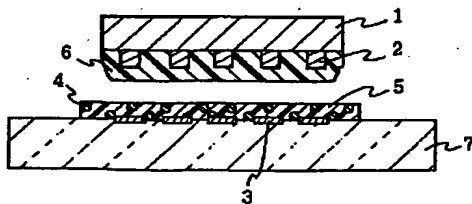
【図6】図5の従来技術において用いる樹脂コートを施した導電性粒子の断面図

【図7】他の従来技術に係る液晶表示パネル基板上に液晶駆動用LSIを実装する際の実装方法を示す断面図

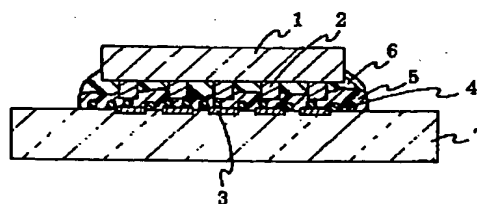
【符号の説明】

- 1 半導体素子（液晶駆動用LSI）
- 2 突起電極
- 3 電極（ITO電極）
- 4 導電性粒子
- 5 接着剤シート（異方導電性接着剤シート）
- 6 樹脂ペースト
- 7 基板（液晶表示パネル基板）

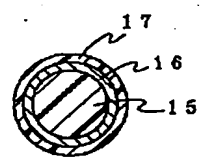
【図1】



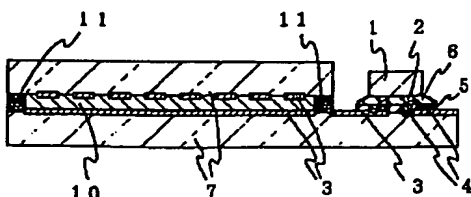
【図2】



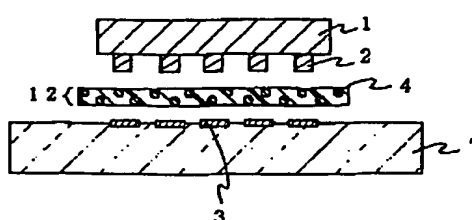
【図6】



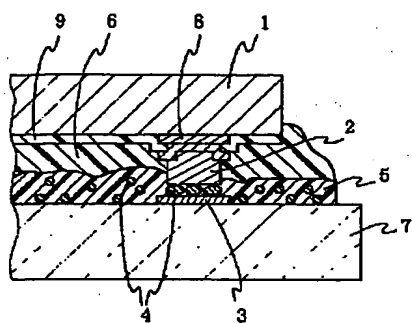
【図4】



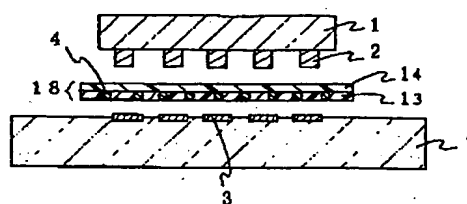
【図5】



【図3】



【図7】



フロントページの続き

(72)発明者 田中 一成
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 後藤 任
大阪府門真市大字門真1006番地 松下電器
産業株式会社内



1. 2. 3. 4. 5. 6. 7. 8. 9. 10. 11. 12. 13. 14. 15. 16. 17. 18. 19. 20. 21. 22. 23. 24. 25. 26. 27. 28. 29. 30. 31. 32. 33. 34. 35. 36. 37. 38. 39. 40. 41. 42. 43. 44. 45. 46. 47. 48. 49. 50. 51. 52. 53. 54. 55. 56. 57. 58. 59. 60. 61. 62. 63. 64. 65. 66. 67. 68. 69. 70. 71. 72. 73. 74. 75. 76. 77. 78. 79. 80. 81. 82. 83. 84. 85. 86. 87. 88. 89. 90. 91. 92. 93. 94. 95. 96. 97. 98. 99. 100.

1. 2. 3. 4. 5. 6. 7. 8. 9. 10. 11. 12. 13. 14. 15. 16. 17. 18. 19. 20. 21. 22. 23. 24. 25. 26. 27. 28. 29. 30. 31. 32. 33. 34. 35. 36. 37. 38. 39. 40. 41. 42. 43. 44. 45. 46. 47. 48. 49. 50. 51. 52. 53. 54. 55. 56. 57. 58. 59. 60. 61. 62. 63. 64. 65. 66. 67. 68. 69. 70. 71. 72. 73. 74. 75. 76. 77. 78. 79. 80. 81. 82. 83. 84. 85. 86. 87. 88. 89. 90. 91. 92. 93. 94. 95. 96. 97. 98. 99. 100.